

dessus de 100 kHz.

Comme le constate Kanéda, plusieurs précautions sont à prendre vis-à-vis de cet inconvénient. Il ne suffit pas de limiter le courant, la puissance de sortie ou de prévoir de bonnes marges de sécurité (par rapport au  $P_C$  max. par exemple). Kanéda fait remarquer très justement à ce propos que du côté alimentation régulée comme du côté condensateurs électrolytiques de filtrage, l'impédance interne au dessus de 100 kHz remonte souvent ou prend une allure résonnante, située, selon les circuits, entre quelques dizaines de kHz et plus de 1 MHz.

Sur un montage équipé de transistors de sortie à effet de champ de technologie V-FET, le  $C_{ISS}$  fait empirer la situation, ce que l'on constate sur la figure 3. Généralement, dans le but

d'obtenir une puissance de sortie plus élevée, ces transistors sont montés en parallèle, la remontée du courant  $I_C$  se faisant alors ressentir dès que l'on dépasse une cinquantaine de kHz.

On peut, à propos de ces phénomènes, faire plusieurs constatations, celles qu'ont d'ailleurs pu faire certains expérimentateurs de circuits amplificateurs B.F. La première est une mise au point délicate des montages équipés de transistors de sortie à effet de champ, qu'ils soient de type MOS-FET ou V-FET, en particulier du côté stabilité sur charge complexe. La seconde est qu'il suffit de faire « un peu trop bien » du côté étage d'entrée, driver ou alimentation pour tomber sur de telles éventualités. C'est alors qu'il faut avoir recours à divers circuits stabilisateurs, dont celui consistant à

monter un condensateur de petite valeur (et qui est souvent de structure céramique, à diélectrique possédant un effet de mémoire néfaste) entre le collecteur et la base du transistor. Ces circuits stabilisateurs limitent souvent la bande passante, les efforts dépensés pour la conception des étages d'entrées n'offrant alors plus grand intérêt.

La troisième explique pourquoi, notamment en classe A, il est préférable de s'en tenir à des courants de repos très raisonnables par rapport au  $I_C$  max., surtout lorsque trois paires de transistors de sortie sont montées en parallèle. La quatrième, qui découle de la troisième, montre pourquoi la difficulté de mise au point augmente dès que l'on souhaite obtenir une cinquantaine de watts en classe A.

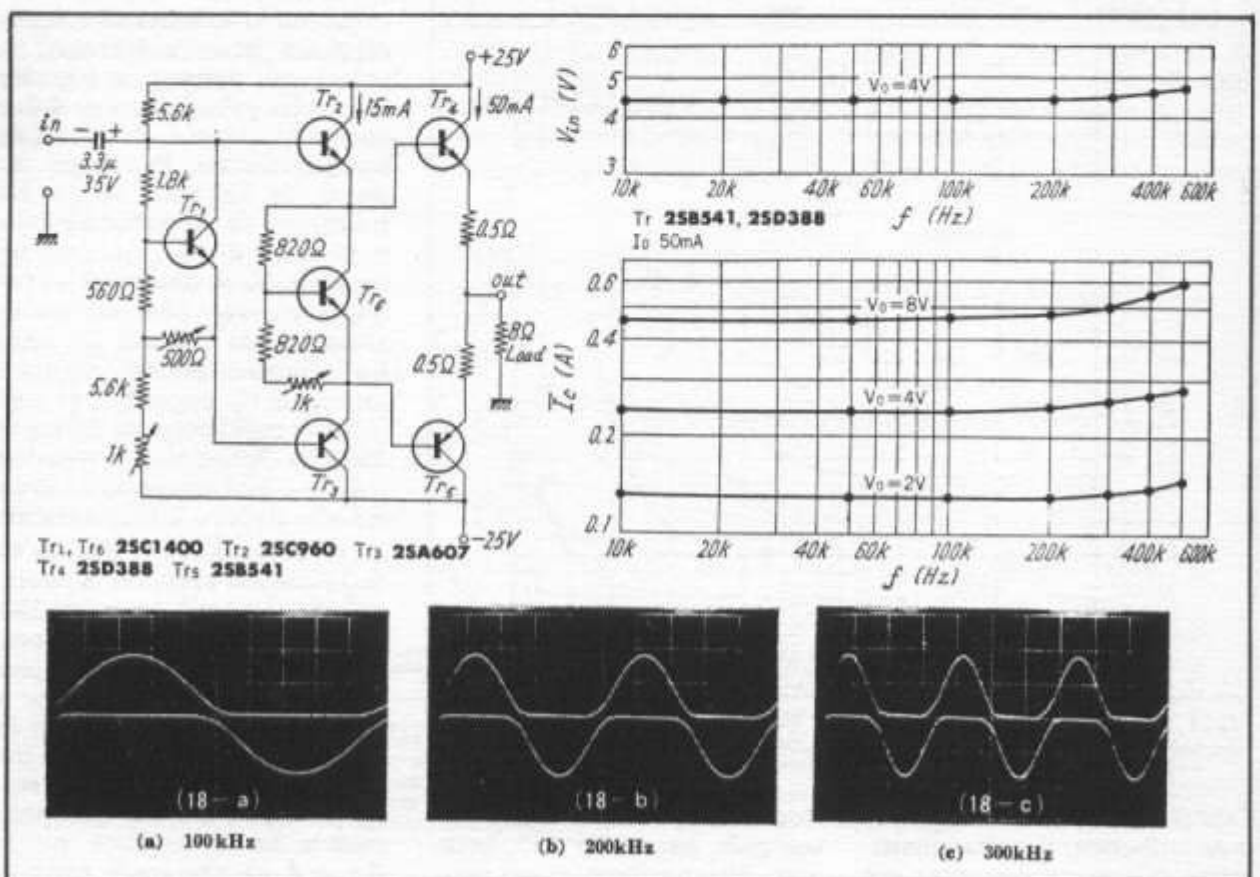


Fig. 4 : Etage driver push-pull atténuant sensiblement les effets d'augmentation de  $I_C$  aux fréquences élevées. Les photos (a), (b), (c) montrent l'amélioration de la linéarité en classe AB, dans les deux branches du push-pull.

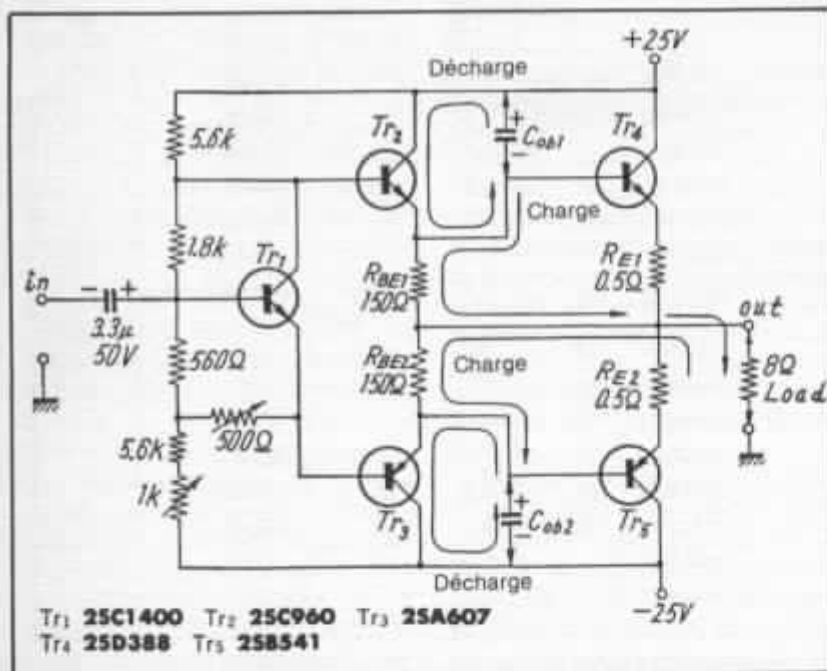


Fig. 5 : Mécanisme de charge et de décharge du  $C_{ob}$  des étages de sortie, dont l'étage driver push-pull permet d'en minimiser les effets.

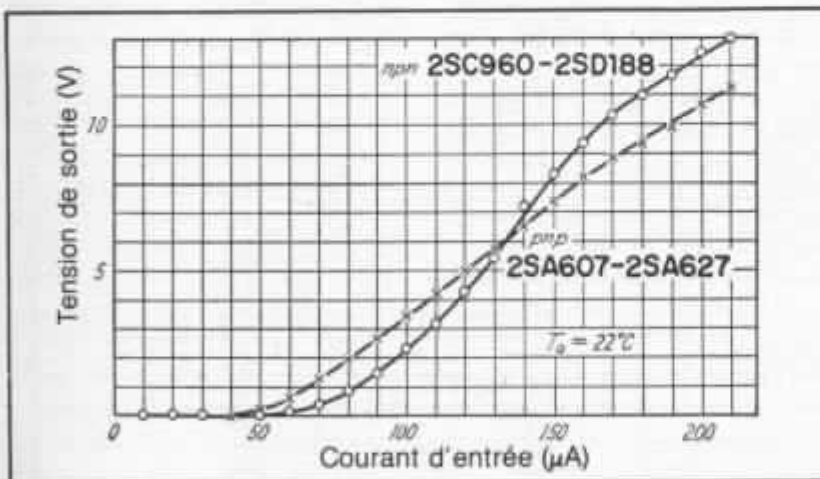


Fig. 6 : Caractéristique de transfert courant d'entrée/tension de sortie d'un montage Darlington utilisant les combinaisons 2SC 960/2SD 188 et 2SA 607/2SA 627. Remarque la moins bonne linéarité 2SC 960/2SD 188.

C'est pourquoi les montages Kanéda de puissance élevée travaillant en classe AB utilisent un étage driver push-pull semblable à celui de la figure 4, ce qui atténue sensiblement cet effet d'augmentation du  $I_C$  aux fréquences élevées. A cet effet, Kanéda effectue des mesures et analyses du courant collecteur dans les deux branches du montage push-pull de l'étage de sortie, ceci

jusqu'à des fréquences pouvant atteindre 500 kHz. C'est d'ailleurs sous ces conditions de mesure que l'on s'aperçoit que les transistors de puissance à effet de champ offrent, dans une même configuration de circuit des performances moins bonnes, dont l'origine est principalement due aux effets d'un  $C_{ob}$  trop élevé.

Dans un montage SEPP (Sin-

gle Ended Push-Pull), le processus de charge et de décharge du  $C_{ob}$  dans l'étage final est un phénomène inévitable. L'étage driver, monté en Darlington avec l'étage de sortie, charge le  $C_{ob}$  du transistor de sortie. La décharge s'effectue dans la résistance d'émetteur du driver, celle-ci étant récupérée en sortie, comme on le voit sur la figure 5. Ce mécanisme de charge et de décharge influe sur le temps d'extinction du signal pour les fréquences élevées. Dans un montage travaillant en classe B ou AB, il modifie l'allure des coupures aux fréquences élevées. On peut pallier cet inconvénient en faisant précéder les étages de sortie d'un étage driver parfaitement push-pull, comme cité plus haut, ce que l'on voit sur la précédente figure 5. L'effet de  $C_{ob}$  dépendant du transistor de sortie ainsi que de la tension  $V_{CE}$  de l'étage driver, un bon moyen consiste à diminuer la valeur de la résistance d'émetteur  $R_B$  du driver, ce qui diminue le temps de décharge du  $C_{ob}$  dans cette résistance. La diminuer signifie aussi qu'il faudra augmenter le courant passant dans  $R_B$ , par rapport au courant de base de l'étage de sortie, ce qui doit être alors assimilé à une baisse de  $h_{fe}$  du transistor de sortie. Cette baisse du  $h_{fe}$  ne concernant pas seulement des fréquences très élevées mais toutes les fréquences, il n'est donc pas possible de choisir des valeurs trop basses pour  $R_B$ .

Pour l'étage driver, on ne peut non plus sous-estimer le paramètre de linéarité de transfert courant/tension dans le montage Darlington, ceci dans le cas d'un étage driver à courant constant. La figure 6 montre en effet que la caractéristique de transfert courant d'entrée/tension de sortie du montage n'est pas d'une excellente linéarité, en particulier pour la combinaison NPN 2SC 960/2SD 188 utilisée sur les montages classe A de puissance

inférieure ou égale à 30 W. A cet effet, on remarquera que Kanéda a fixé son choix sur des modèles de transistors drivers répondant simultanément à plusieurs critères, dont celui du  $r_{bb'}$  et du  $C_{ob}$ . La paire complémentaire 2SC 1161/2SA 566 est d'ailleurs devenue aux oreilles de Kanéda d'une utilité primordiale. Le petit tableau de la figure 7 montre les paramètres de  $f_T$ , de  $C_{ob}$ , de  $r_{bb'}$  et de  $P_C$  des différents transistors habituellement utilisés dans les montages Kanéda.

### Caractéristique distorsion/puissance

L'analyse de la caractéristique de distorsion vis-à-vis de la puissance de sortie des différents amplificateurs Kanéda classe A montre un aspect remarquable de grande similitude, de grande homogénéité entre les différentes versions. Il est important de considérer que ces mesures ont été malgré tout effectuées vers 1974

	$f_T$	$C_{ob}$	$r_{bb'}/hie$ (real)*	$P_C$
25C1775	200MHz	1.6pF		300mW
25C1400	100MHz	2.5	50	300mW
25C1811		2.4		750mW
25C872	120	1.8		300mW
25A639	100	4	40	250mW
25A896		3		750mW
25C1124	120	6.5	$C_{crbb'}$ = 150pS	950mW (7.9W)
25C1161	20	30	40*	15W
25A566	100	30	20*	10W
2N3055	1.5			115W
25B600	4			200W
25C1400	100	2.5	50	300mW
25A639	100	4	40	250mW
25C1811		2.4		
25A896		3		

Fig. 7 : Paramètres de  $f_T$ ,  $C_{ob}$ ,  $r_{bb'}$  et de  $P_C$  des principaux transistors utilisés sur les amplificateurs Kanéda.

et qu'à l'époque les générateurs B.F. n'étaient pas dotés de performances aussi poussées que

certaines appareils qui furent mis sur le marché par la suite. La courbe de la figure 8 montre

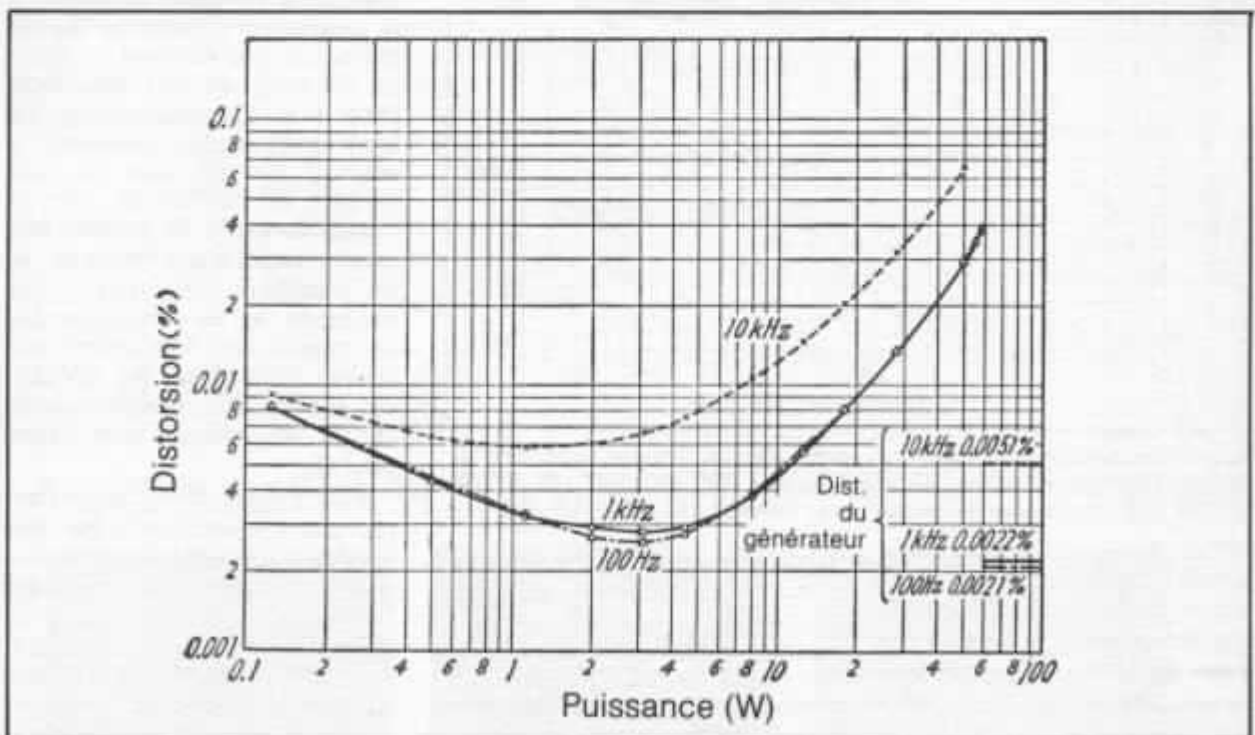


Fig. 8 : Amplificateur classe A Kanéda 50 W + 50 W. Caractéristique de distorsion en fonction de la puissance, pour les fréquences de 100 Hz, 1 kHz et 10 kHz. Remarquer que le taux de distorsion du générateur à 10 kHz est plus élevé qu'à 100 Hz ou à 1 kHz. La courbe générale est celle appelé outre-Atlantique « soft distortion » ou distorsion douce. Le taux de distorsion moyen, malgré la simplicité du montage, est de l'ordre de 0,003 % dans la plage d'utilisation habituelle.